

5V输入,高耐压,0.85A充电电流,双节锂电升压充电管理电路

概要

CS5092S是一款5V输入，固定0.85A充电电流，支持双节锂电池串联应用的升压充电管理IC。CS5092S集成功率MOS，采用异步开关架构，使其在应用时仅需极少的外围器件，可有效减少整体方案尺寸，降低BOM成本。CS5092S的升压开关充电转换器的工作频率为500KHz。

CS5092S内置四个环路来控制充电过程，分别为恒流（CC）环路、恒压（CV）环路、芯片温度调节环路、可智能调节充电电流，防止拉垮适配器输出，并匹配所有适配器的输入自适应环路。

CS5092S提供了纤小的SOT23-6L封装类型供客户选择，其额定的工作温度范围为-40°C至85°C。

封装

• SOT23-6L

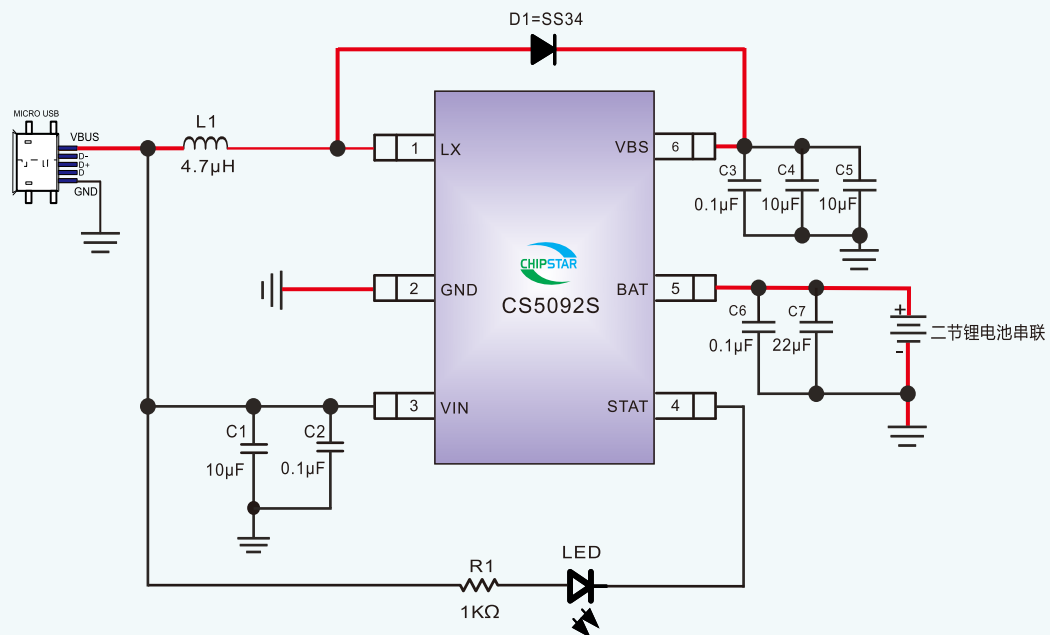
描述

- USB 5V输入异步开关升压充电
- 工作电压3.6~6V，芯片耐压30V，内部集成高压晶体管
- 固定0.85A充电电流
- 自动调节输入电流，匹配所有适配器
- 支持LED充电状态指示
- 500KHz开关频率
- 输出过压/短路保护，输入过压保护
- IC过温保护，IC温度自适应调节
- ESD 2KV

应用

- 蓝牙音箱
- 电子烟
- 对讲机
- POS机
- 锂电池包
- 玩具

典型应用图



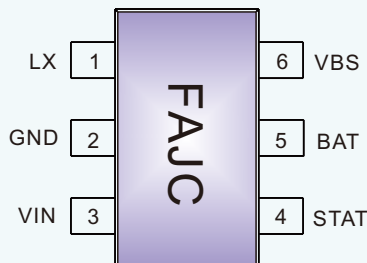
CS5092S应用电路图

备注:

- (1) L1为饱和电流3A的功率电感；SS34为低压降肖特基二极管。
- (2) 所有的贴片电容都需要尽量靠近芯片管脚布局。
- (3) 为进一步改善EMI特性时，需要在第1脚对地添加RC组成的吸波网络。
- (4) 当电池端需要热插拔操作，或者接电机等感性负载，C7旁边建议另添加一个至少100µF电容，以进一步提高可靠性。
- (5) 芯片第4脚即STAT管脚，是一个开漏OD结构的输出管脚，输出0电平或者高阻态。
- (6) 芯片第3脚建议加一个1KΩ电阻到地，以消除肖特基二极管本身反向漏电流所带来的，拔掉输入电源时3脚电压可能不为0的现象。
- (7) 图中红色实线为流大电流路径。

引脚排列以及定义

SOT23-6L CS5092S(TOP VIEW)



管脚编号	说明	输入/输出	功能
1	LX	电源	开关节点, 电感连接端
2	GND	地	功率地
3	VIN	输入	电源
4	STAT	输出	充电状态指示端口: 输出0电平或高阻态
5	BAT	电源	电池连接端
6	VBS	输出	升压输出端

极限参数表¹

参数	描述	数值	单位
V _{MAX}	VIN, BAT, LX, VBS, STAT	-0.3~30	V
T _J	结工作温度范围	-40~150	°C
T _{STG}	存储温度范围	-65~150	°C
T _{SDR}	引脚温度 (焊接 10s)	260	°C


推荐工作环境

参数	描述	数值	单位
V _{DD}	输入电压	3.6~6	V
T _A	环境温度范围	-40~85	°C
T _j	结温范围	-40~125	°C

热效应信息

参数	描述	数值	单位
θ _{JA} (SOT23)	封装热阻---芯片到环境热阻	170	°C/W

订购信息

产品型号	封装形式	器件标识	包装尺寸	卷带宽度	数量
CS5092S	SOT23-6L		7"	8mm	3000 units

ESD范围

ESD 范围 HBM(人体静电模式) ----- ±2KV

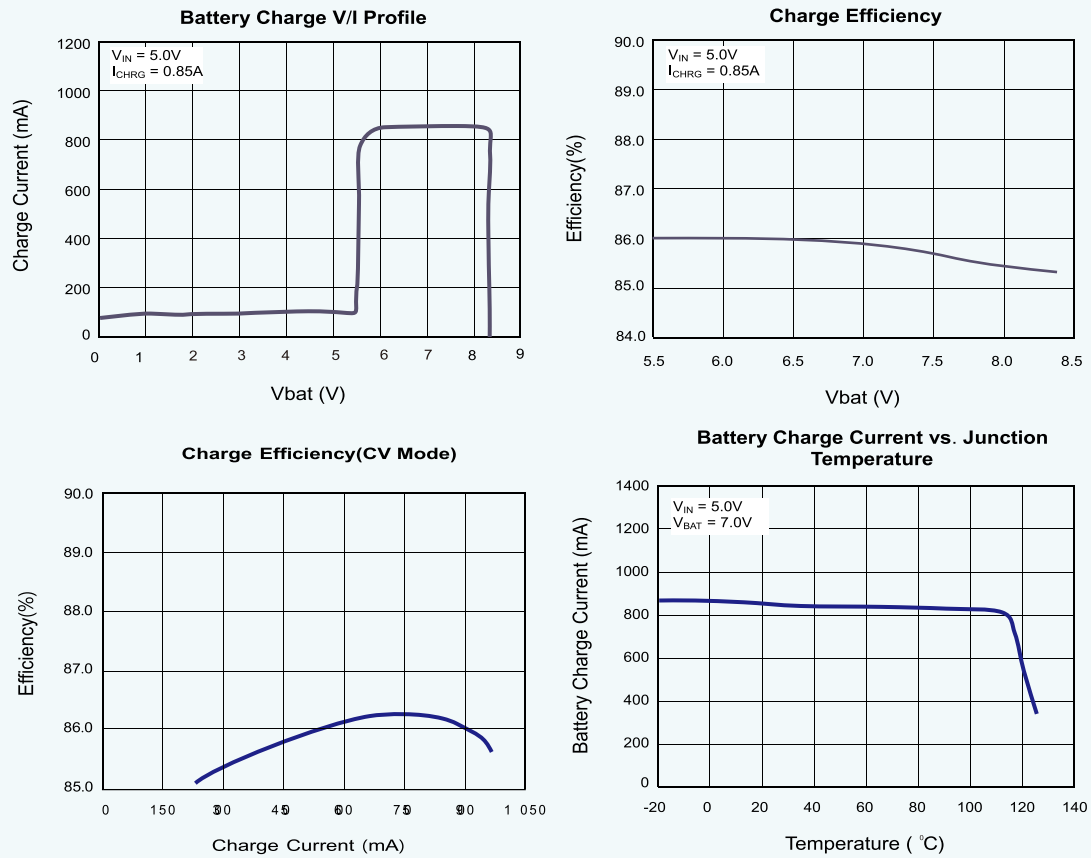
ESD 范围 MM(机器静电模式) ----- ±200V

1. 上述参数仅仅是器件工作的极限值, 不建议器件的工作条件超过此极限值, 否则会对器件的可靠性及寿命产生影响, 甚至造成永久性损坏。

电气参数：（除特殊说明外， $V_{IN}=5V$ ， $L=4.7\mu H$ ）

参数	描述	测试条件	最小值	典型值	最大值	单位
V_{IN}	电源电压		3.6		6.0	V
V_{OVP}	电源过压保护阈值	V_{IN} 上升		6		V
ΔV_{OVP}	电源过压保护置回	V_{IN} 上升保护后下降		200		mV
I_{DD}	芯片静态电流			1		mA
I_{BAT}	电池漏电电流	充电完成		16		μA
		$V_{IN}=0V$ ， $V_{BAT}=8.4V$		7		
V_{CV}	充电浮充电压		8.34	8.42	8.50	V
ΔV_{RCH}	Recharge 电压			250		mV
V_{TRK}	涓流截止电压	V_{BAT} 上升		5.6		V
V_{SHORT}	电池短路阈值	V_{BAT} 下降		2.2		V
V_{TRON}	BLOCK 管完全导通电压	$V_{BAT}>V_{TRK}$ ， $V_{TRON}=V_{BAT}-V_{IN}$		150		mV
f_{SW}	开关频率			500		KHz
V_{OVPB}	BAT 端过压保护电压			9.2		V
I_{CC}	恒流模式充电电流		0.765	0.85	0.935	A
I_{TC}	涓流模式充电电流			110		mA
I_{BS}	短路模式充电电流			110		mA
I_{TERM}	终止充电电流			110		mA
T_{REG}	芯片热调节阈值			120		$^{\circ}C$
T_{SD}	芯片热保护温度			150		$^{\circ}C$
ΔT	芯片热保护温度滞回			20		$^{\circ}C$
TMR _{TC}	TC 阶段充电时间限制			9.5		Hour
TMR _{CC/CV}	CC/CV 阶段充电时间限制			15.5		Hour

Typical Operating Characteristics (TA=25°C, unless otherwise noted)



CS5092S应用要点

1. 充电过程

CS5092S采用完整的CC/CV充电模式。当电池电压小于5.6V，系统以涪流电流对电池充电。当电池电压大于5.6V，系统进入恒流充电模式。当电池电压接近8.4V时，系统进入恒压模式。当系统进入恒压模式后，如果充电电流小于终止充电电流，系统会停止充电，表示电池已经充满。之后如果电池电压又跌落至重启电压以下，系统会重新开启给电池充电。这里所谓的充电电流 I_{CC} ，指的是从BAT端口流出来到电池正极的电流值。

2. 保护功能

CS5092S具有完善的电池充电保护功能。当芯片出现输入端过压，输出端过压和过温状态，升压充电功能会立即关闭。当电池电压低于 V_{SHORT} ，输出短路保护功能开启，主功率管首先关闭，Block管会进入线性模式，并以较小的短路模式充电电流给电池充电；当电池电压高于 V_{SHORT} ，输出短路保护功能关闭。

3. 自适应输入电流限制功能

CS5092S内置特殊的环路，可以自动调节充电电流的大小，从而避免输入直流电源进入过驱动状态。因为大的充电电流会导致输入电源电压的下降，随着电源电压的下降，内部自适应环路运放的输入端也随之下降。当降低到内部基准值时，内置的自适应环路就会自动调节系统占空比，减小充电电流的大小和输入电源的驱动压力，从而使输入电压被固定在4.2V。

4. 芯片温度自适应调节功能

CS5092S内置温度调节环路，当芯片处于恒流充电过程时如果温度升高至120°C时温度控制环路开始起作用，充电电流开始逐渐降低，芯片温度会随之下降，最终芯片温度会稳定在设定值，从而起到保护芯片的作用。

5. 充电LED指示

- 充电过程常亮，充满后灭掉。
- 当出现电池端过压、电池短路、充电时间超时、芯片过温、输入过压等情况时，以1.6Hz的频率闪烁。

6. 电感的选择

在选用电感式需要考虑以下因素：

- 要确定电感的纹波电流。一般建议的电感纹波电流为电感平均电流的40%，其计算公式为：

$$L = \left(\frac{V_{IN}}{V_{OUT}} \right)^2 \cdot \frac{V_{OUT} - V_{IN}}{I_{CC} \cdot F_{SW} \cdot 40\%}$$

F_{SW} 为开关频率， I_{CC} 设定的充电电流，对于不同的纹波幅值具有相当大适应性，所以最终电感的取值即便稍微和计算值有所偏差，也不会影响系统整体的工作性能。

- 所选电感的饱和电流大小在全负载范围内一定要大于系统工作时电感的峰值电流。

$$I_{SAT.MIN} > \frac{V_{OUT}}{V_{IN}} \cdot I_{CC} + \left(\frac{V_{IN}}{V_{OUT}} \right)^2 \cdot \frac{V_{OUT} - V_{IN}}{2 \cdot F_{SW} \cdot L}$$

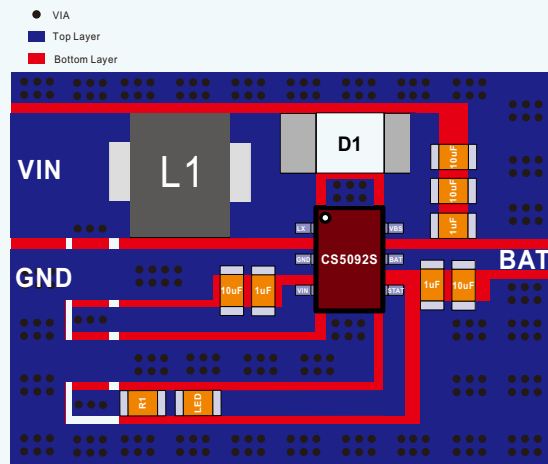
- 电感在特定系统工作频率下的DCR和磁芯损耗必须尽量低以获得较好的系统效率。

- 我们推荐至少使用感值2.2μH，饱和电流为3A的功率电感。

CS5092S PCB 注意事项

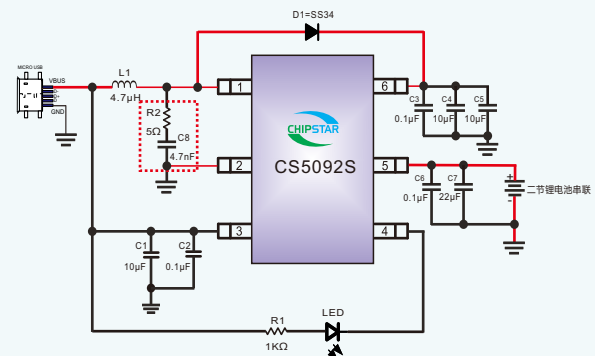
图中所示PCB只是参考建议，不代表客户一定完全按照下图来布局布线自己的产品。请根据实际所用元器件和产品需求进行布局布线，但有其通用性原则：

- 电源走线应尽量宽，单独从电源走线为CS5092S供电。
- 地线在同一层走线，避免过孔跳线，同时短而粗。
- LX走线尽量短，以减少EMI。
- 电感和肖特基应直接短而粗相连，避免过孔跳线。
- 电源端的电容应尽可能的靠近芯片放置。



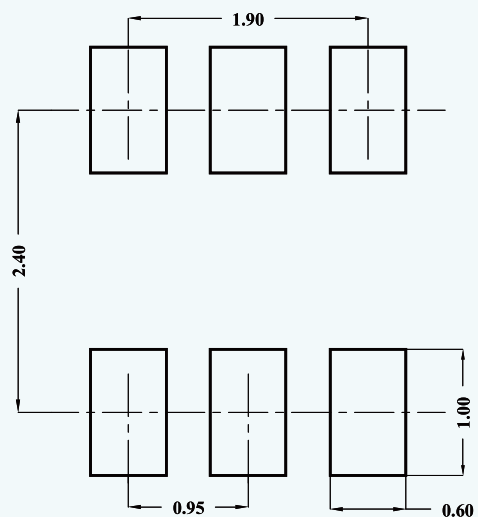
CS5092S减少EMI干扰推荐设计

在需要过EMI/EMC的方案中，需要减少CS5092S开关信号的干扰，我们推荐在LX端增加RC吸波网络，这种方式能够有效降低开关信号的辐射，具体推荐的设计如下图：

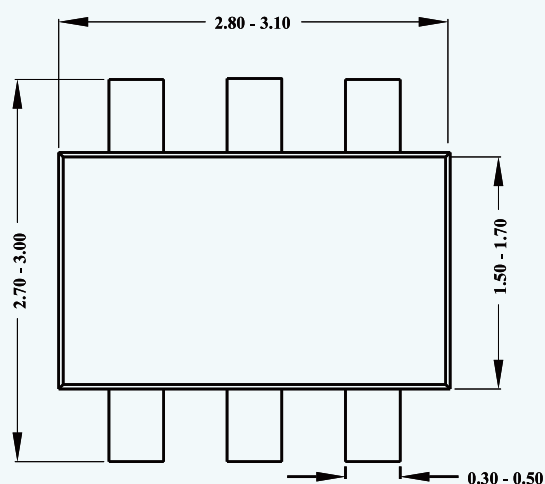
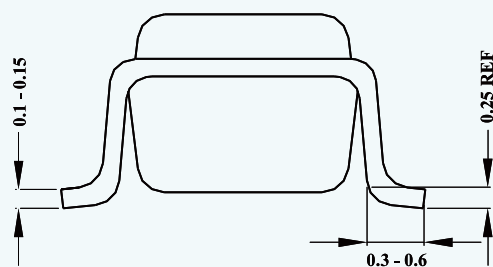


封装信息

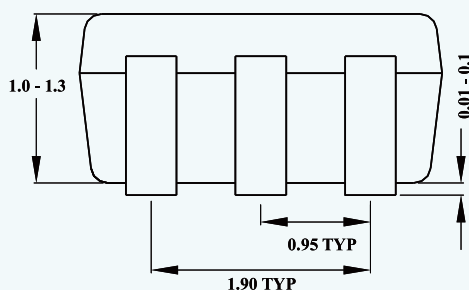
CS5092S SOT23-6L



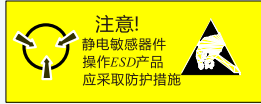
Recommended Pad Layout



Top View



Notes: All dimension in MM
All dimension don't not include mold flash & metal burr



MOS电路操作注意事项:

静电在很多地方都会产生,采取下面的预防措施,可以有效防止 MOS电路由于受静电放电影响而引起的损坏:

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或防静电材料包装或运输。

声明:

- 上海智浦欣微电子有限公司保留说明书的更改权,恕不另行通知!客户在使用前应获取最新版本资料,并验证相关信息是否完整和最新。
- 任何半导体产品在特定条件下都有一定的失效或发生故障的可能,买方有责任在使用上海智浦欣产品进行系统设计和整机制造时遵守安全标准并采取安全措施,以避免潜在失败风险可能造成人身伤害或财产损失情况的发生!
- 产品品质的提升永无止境,上海智浦欣微电子有限公司将竭诚为客户提供更优秀的产品!